

(11)特許出願公開番号

特開平8-317639

(43)公開日 平成8年(1996)11月29日

技術表示箇所

F
A

審査請求 未請求 請求項の数2 書面 (全 4 頁)

(71)出願人 592091057

大平電子株式会社

埼玉県比企郡嵐山町大字平沢254番地72

(72)発明者 佐藤 守男

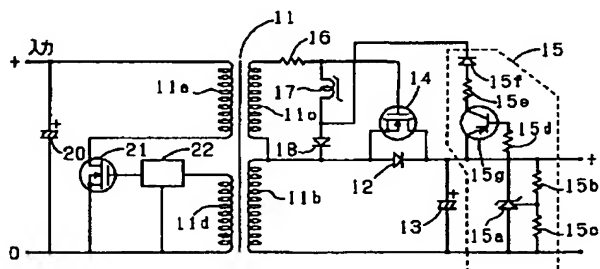
埼玉県比企郡嵐山町大字平沢254番地72
大平電子株式会社内

(54)【発明の名称】 同期制流方式のリングングチョークコンバータ

(57) 【要約】

【目的】 リンギングチョークコンバータに同期整流回路を応用することによって発振の安定と効率の向上を得る。

【構成】 2次整流ダイオードにMOSFETを並列接続し、このMOSFETを駆動する補助巻線をトランスに付加し、かつMOSFETのオン期間を可飽和インダクタを利用して制御する。



【特許請求の範囲】

【請求項 1】 1 次巻線と 2 次巻線を有するトランスと、前記トランスの 2 次巻線に直列に接続されたダイオードを備えたリングクチョークコンバータにおいて、前記ダイオードに MOSFET を並列接続し、前記トランスに補助巻線を付加し端子を前記 MOSFET のゲートとソースに各々接続し、前記補助巻線と前記 MOSFET のゲートとソースを結ぶ回路に抵抗を直列に挿入し、前記 MOSFET のゲート・ソース間に可飽和インダクタとダイオードからなる直列回路を接続し、かつ出力電圧検出値に応じリセット信号を前記可飽和インダクタに供給するリセット信号制御回路を接続したことを特徴とする同期整流方式のリングクチョークコンバータ。

【請求項 2】 前記 2 次巻線に直列に接続されたダイオードを削除したことを特徴とする請求項 1 記載の同期整流方式のリングクチョークコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電源装置の 1 つの方式であるリングクチョークコンバータに関する。

【0002】

【従来の技術】 一般的なリングクチョークコンバータは、入出力電圧が一定の条件の下では、オン期間とオフ期間の比は一定で、出力電流の変化に対して発振周期を変えることにより出力電圧が一定に保たれている。出力電流が小さければ発振周期も短くなり、従ってオン期間もオフ期間も各々短くなる。

【0003】 出力電流が最大値からゼロまで変化する負荷条件ではオン期間が広い範囲に渡って変化するが、出力電流がゼロに近づくに従って短くなり制御不能となりやすい。そのため間欠発振や過電圧発生の問題を起こすことがある。

【0004】 そこで本出願人は先に 2 次巻線に逆方向に電流を流すことができるリングクチョークコンバータを提供した（特願平 6-294051）。図 3 はこの回路を示すものである。

【0005】

【発明が解決しようとする課題】 図 3 において巻線 11c には出力電圧に比例する電圧が発生し、この電圧が MOSFET 14 のスレッシュホールド電圧を越すと、MOSFET は 2 次巻線 11b によるフライバック電流が放出した後も引き続きオン状態を保ち、逆にコンデンサ 13 の電圧が 2 次巻線 11b に加わる。そのため 2 次巻線 11b にはフライバック電流の方向と反対向きの電流が流れる。この電流はトランス 11 を逆方向に励磁する電流となる。

【0006】 2 次巻線 11b を流れる励磁電流によってトランス 11 に蓄積される励磁エネルギーは 1 次巻線 11a に直列に接続されているスイッチング素子 21 が次

のサイクルでターンオンしたときに 1 次巻線 11a を通るフライバック電流となり、これがコンデンサ 20 に充電エネルギーとして戻ることで損失はほとんどない。

【0007】 また、2 次巻線 11b に流れる励磁電流は補助巻線 11c の電圧が MOSFET 14 のスレッシュホールド電圧より小さくなるまで続く。そのため、出力電圧はこのスレッシュホールド電圧に巻線 11b と 11c の巻線比をかけた値にほぼ等しくなる。

【0008】 このように図 3 に示した回路において、出力電圧は MOSFET 14 のスレッシュホールド電圧によって決まる。そのため 1 次巻線 11a に直列に接続されている MOSFET 21 の制御回路 22 は 1 次巻線を流れる励磁電流の最大値または MOSFET 21 の最大オン期間を制限するだけで良く出力電圧検出値によって帰還制御機能を持つ必要はない。

【0009】 しかし、MOSFET がスレッシュホールド電圧のごく近くでオン状態を保つため MOSFET のオン抵抗を十分小さくすることができない。

【0010】 そこで本発明は、補助巻線 11c から MOSFET のゲートに加わるパルスの幅を制御することにより、出力電圧を一定に保つと同時に MOSFET のゲートに加わるパルスの振幅をスレッシュホールド電圧より十分高めに設定することを可能にし MOSFET のオン期間の抵抗値を小さくし効率を改善することを目的としている。

【0011】

【課題を解決するための手段】 上記の目的を達成するため、請求項 1 記載の発明において、補助巻線から 2 次側整流ダイオードに並列接続されている MOSFET のゲート・ソース間に加わるパルスの幅を抵抗と可飽和インダクタとリセット信号制御回路によって制御する。

【0012】

【作用】 請求項 1 の発明において可飽和インダクタが飽和するまでの期間が MOSFET のオン期間にほぼ等しく、またこのオン期間の間に 2 次巻線にはフライバック電流と励磁電流が流れる。

【0013】 可飽和インダクタに補助巻線から加わる電圧は可飽和インダクタに直列に接続されているダイオードによって一方だけであるため、この可飽和インダクタが一度飽和すると、他の回路によってリセット信号が加えられない限り、ほぼ短絡に近い状態を維持し、補助巻線にパルス電圧が発生しても、抵抗によって降圧し、MOSFET のゲート・ソース間にスレッシュホールド電圧を越える電圧は加わらず、MOSFET はオン状態になり得ない。

【0014】 補助巻線に直列に接続されている抵抗は、可飽和インダクタが飽和した直後にわずかな期間ではあるが補助巻線から可飽和インダクタに流れる突入電流を制限する。

【0015】 次にこの可飽和インダクタに他の回路によ

ってリセット信号が加えられると、MOSFETもリセット信号の強さに応じた期間だけオン状態を保つ。

【0016】リセット信号の強さによってMOSFETのオン期間が制御されるので、リセット信号の強さを出力電圧検出値に応じて変えることにより出力電圧を一定に保つことができる。

【0017】請求項2の発明において、MOSFETのオン抵抗が十分小さく、2次巻線の電流によるドロップ電圧が整流ダイオードの順方向電圧より小さければ、この整流ダイオードを除くことができる。そして、過負荷時または短絡時において、補助巻線の電圧が下がった状態でMOSFETがオン状態にならない場合はMOSFETの寄生ダイオードが整流の働きをする。

【0018】

【実施例】図1は請求項1記載の発明の実施例を示す回路図である。従来の例を示す図3の回路と同一または同等な部分には同一の符号を与えた。

【0019】図2は請求項2記載の発明の実施例を示す回路図である。従来の例を示す図3の回路と同一または同等な部分には同一の符号を与えた。

【0020】図4は図1に示した回路の2次巻線11b両端の電圧波形とMOSFET14のドレイン電流とダイオード12の電流の和の電流波形を同じ時間軸で測定したものである。

【0021】図1の回路において、リセット信号制御回路15は出力電圧を検出し、その値が設定値より高い場合はダイオード15fより出力される電流を大きくし、またその値が設定値より低い場合はダイオード15fより出力される電流を小さくする。ダイオード15fより出力される電流は補助巻線11cの電圧がMOSFET14を逆バイアスする方向に変わったときに可飽和インダクタ17を通り、抵抗16及び補助巻線11cと2次巻線11bを流れて流れる。この電流が可飽和インダクタ17をリセットする。すなわち、出力電圧が設定値より高くなるとリセット電流が大きくなる。

【0022】このリセット電流が大きいと、補助巻線11cの電圧がMOSFET14を順バイアスする方向に変わったときに、可飽和インダクタ17が補助巻線11cの電圧によって飽和に達するまでの時間が長くなり、MOSFET17のオン期間も長くなる。

【0023】MOSFET17のオン期間が長くなった分だけ2次巻線11bを逆方向に流れる励磁電流が大きくなる。この電流はコンデンサ13の放電によってまかなわれるため出力電圧は下がる。このようにして出力電圧は一定に保たれる。

【0024】図4に示したMOSFET14のドレイン電流波形の正の部分はフライバック電流であり、負の部分は励磁電流である。出力電流がゼロとき、これら2つの電流の面積はほぼ半々になり、出力電流が最大のときは、励磁電流の面積がほぼゼロになる。

【0025】フライバック電流と励磁電流の面積の合計は出力電流がゼロから最大値まで変化する間は一定であり、各々の期間の合計も一定である。従って発振の周期もほぼ一定となる。

【0026】発振の周期がほぼ一定であるという点は一般的なリングチョークコンバータと異なる。

【0027】図2の回路において、2次巻線に接続される整流回路はMOSFET17だけである。MOSFET17のオン抵抗が十分小さければ、コンバータの効率を上げることが可能である。

【0028】また図2の回路において、可飽和インダクタ17に供給するリセット信号を検出電圧と異なる出力電圧より得ているが、このような応用は検出電圧が比較的高いときに、リセット電流による電力損失を節約するときに有効である。

【0029】

【発明の効果】以上のようにこの発明によれば、発振周波数がほぼ一定となる動作の安定した、かつ効率の高いコンバータが簡素な構成でできた。

【図面の簡単な説明】

【図1】請求項1記載の発明の実施例である。

【図2】請求項2記載の発明の実施例である。

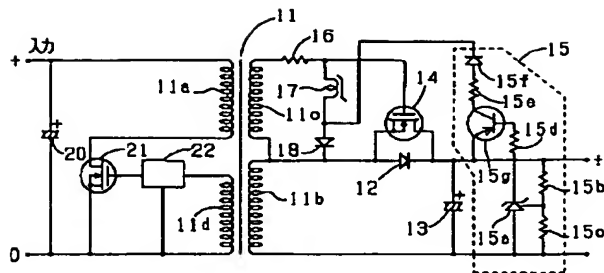
【図3】従来の回路図である。

【図4】図1に示した回路の動作波形である。

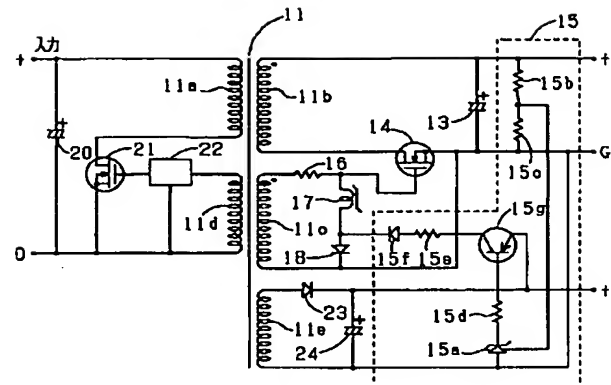
【符号の説明】

- 11 トランス
- 12 ダイオード
- 13 コンデンサ
- 14 MOSFET
- 15 リセット信号制御回路
- 16 抵抗
- 17 可飽和インダクタ
- 18 ダイオード
- 20 コンデンサ
- 21 MOSFET
- 22 ゲート制御回路
- 23 ダイオード
- 24 コンデンサ
- 11a 1次巻線
- 11b 2次巻線
- 11c 補助巻線
- 11d 正帰還巻線
- 11e 第2の2次巻線
- 15a 電圧検出用IC
- 15b 抵抗
- 15c 抵抗
- 15d 抵抗
- 15e 抵抗
- 15f ダイオード
- 15g トランジスタ

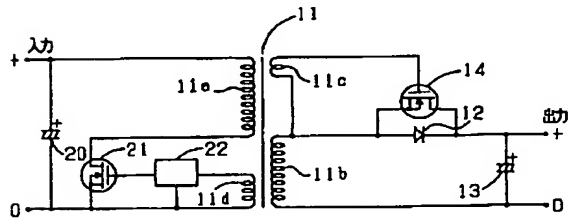
【図1】



【図2】



【図3】



【図4】

